

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-317616

(43)Date of publication of application : 15.11.1994

(51)Int.Cl.

G01R 21/00

G06F 11/26

G06F 15/20

H03K 19/00

(21)Application number : 05-105308

(22)Date of filing : 06.05.1993

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(72)Inventor : MAE YOICHIRO  
MIZUNO HIROSHI  
KAKIAGE SETSUKO  
SAIGA SHUNJI  
TANAKA YASUHIRO  
KUMASHIRO SHINICHI

## (54) ESTIMATING METHOD FOR POWER CONSUMPTION IN DIGITAL CIRCUIT

## (57)Abstract:

**PURPOSE:** To carry out high speed measurement by providing the first memory means to store the value of electric power consumed in a state defined for each element, and the second memory means to store the total value of electric power consumed in simulation time.

**CONSTITUTION:** When simulation is started, a DC power consumption value register 204 is initialized on the total value of electric power in a DC power consumption value area 203 to all the elements in a circuit. When the processing of simulation time is started, an AC power consumption value register 202 is initialized. Next, at the present simulation time, the state of the element in the circuit is judged on the state of a nodal point in the circuit and the inner state of the element, and the processing is repeated to the element altered in its state. In the case of renewing the register 202, the power consumption value corresponding to the state of the element is read out of an AC power consumption value register 201, and added to the register 202. In the case of renewing the DC power consumption value, the read out value is subtracted from a register 204 corresponding to the state before alteration, and all the elements altered in their states are processed in this way.

201

素子 1		素子 2		...
以下の状態	AC消費電力値	以下の状態	AC消費電力値	
状態 1		状態 1		
状態 2		状態 2		
...	...	...	...	

AC消費電力レジスタ 202

203

素子 1		素子 2		...
以下の状態	DC消費電力値	以下の状態	DC消費電力値	
状態 1		状態 1		
状態 2		状態 2		
...	...	...	...	

DC消費電力レジスタ 204

## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁(J P)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-317616

(43)公開日 平成6年(1994)11月15日

(51)Int.Cl. <sup>4</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 1 R 21/00		Z 8607-2G		
G 0 6 F 11/26	3 1 0	7737-5B		
15/20		D 8724-5L		
H 0 3 K 19/00		D 8941-5J		

審査請求 未請求 請求項の数 2 O L (全 8 頁)

(21)出願番号 特願平5-105308

(22)出願日 平成5年(1993)5月6日

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 前 洋一郎

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72)発明者 水野 洋

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72)発明者 喜上 節子

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(74)代理人 弁理士 小銀治 明 (外2名)

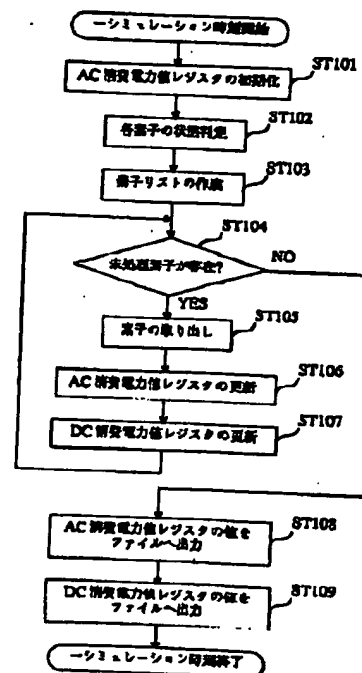
最終頁に続く

(54)【発明の名称】 デジタル回路の消費電力見積り方法

(57)【要約】

【目的】 回路中の各部で動作周波数が異なる場合やテストベクターに依存して消費電力値が変化する場合でも、正確な消費電力値を高速に求める消費電力見積り方法を提供する。

【構成】 回路中の素子毎にその素子の状態によって消費される電力値を格納した第1の記憶手段と、一定のシミュレーション時間で消費された電力の合計値を格納する第2の記憶手段とを備え、状態が変化した素子全てに対して第1の記憶手段に格納されているその素子の状態に対応した電力値を第2の記憶手段に加算するステップ106と、一定のシミュレーション時間の処理終了時に第2の記憶手段の消費電力値を出力するステップ109とを順に行なうことを特徴とする消費電力見積り方法である。



## 【特許請求の範囲】

【請求項1】回路中の素子毎にその素子の状態によって消費される電力値を格納した第1の記憶手段と、一定のシミュレーション時間で消費された電力の合計値を格納する第2の記憶手段とを備え、

前記第2の記憶手段を初期化する第1のステップと、状態が変化した素子全てに対して前記第1の記憶手段に格納されているその素子の状態に対応した電力値を前記第2の記憶手段に加算する第2のステップと、

一定のシミュレーション時間の処理終了時に前記第2の記憶手段の消費電力値を出力する第3のステップとを備えたデジタル回路の消費電力見積り方法。

【請求項2】回路中の素子毎にその素子の状態に対応する消費電力値を格納した第3の記憶手段と、

現在のシミュレーション時刻で消費されている電力値を格納する第4の記憶手段とを備え、

現在のシミュレーション時刻において回路中の素子の状態を判定する第4のステップと、

前記第4のステップにおいて状態が変化した素子全てに対して、前記第3の記憶手段に格納されているその素子の消費電力値で、その素子の状態の変化前の状態に対応するその素子の電力値を前記第4の記憶手段より減算し、且つその素子の状態の変化後の状態に対応するその素子の電力値を前記第4の記憶手段に加算する第5のステップと、

現在のシミュレーション時刻の処理終了時に前記第4の記憶手段の消費電力値を出力する第6のステップとを備えたデジタル回路の消費電力見積り方法。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、LSI等のデジタル回路の消費電力を模擬的に計算する消費電力見積り方法に関するものである。

【0002】

【従来の技術】従来、消費電力を求める方法は、回路を非線形微分方程式で表し、これを解く回路シミュレーションによって回路中の節点の電圧値と各素子の電流値を詳細に求め、これらに乗じることにより消費電力を求めるか、シミュレーション対象回路をいくつかのブロックに分割し、ブロック毎の動作周波数を論理シミュレーション又は人手により予測し、その周波数と、各ブロックのゲートの周波数あたりの平均消費電力値と、ゲート数から求めていた。

【0003】

【発明が解決しようとする課題】しかしながら、以上のような従来のシミュレーション方法では、回路シミュレーションは、その実行時間が非常に大きく大規模回路を現実的な時間内にシミュレートすることは極めて困難である。

【0004】また、動作周波数を予測して求める場合、

回路中の各部で動作周期が大幅に異なる場合やテストベクターに依存して変化する消費電力値の場合にはその消費電力を正確に求めることができないという課題を有していた。

【0005】本発明は上記問題点に鑑み、回路中の各部で動作周波数が異なる場合やテストベクターに依存して消費電力値が変化する場合でも、正確な消費電力値を高速に求める消費電力見積り方法を提供することを目的とする。

【0006】

【課題を解決するための手段】上記目的を達成するために、本発明の請求項1に係る発明が講じた手段は、先ず、回路中の素子毎にその素子の状態を定義し、その素子の状態によって消費される電力値を格納した第1の記憶手段と、一定のシミュレーション時間で消費された電力の合計値を格納する第2の記憶手段とを備えた消費電力見積り方法を対象としている。

【0007】そして、前記第2の記憶手段を初期化する第1のステップと、状態が変化した素子全てに対して前記第1の記憶手段に格納されているその素子の状態に対応したその素子で消費される電力値を前記第2の記憶手段に加算する第2のステップと、一定のシミュレーション時間における処理終了時に前記第2の記憶手段の消費電力値を出力する第3のステップとを順に行なう構成としている。

【0008】また、請求項2に係る発明が講じた手段は、回路中の素子毎にその素子の状態を定義し、その素子の状態に対応する消費電力値を格納した第3の記憶手段と、現在のシミュレーション時刻で消費されている電力値を格納する第4の記憶手段とを備えた消費電力見積り方法を対象としている。

【0009】そして、現在のシミュレーション時刻において回路中の素子の状態を判定する第4のステップと、前記第4のステップにおいて状態が変化した素子全てに対して、前記第3の記憶手段に格納されているその素子の消費電力値で、その素子の状態の変化前の状態に対応するその素子の電力値を前記第4の記憶手段より減算し、且つその素子の状態の変化後の状態に対応するその素子の電力値を前記第4の記憶手段に加算する第5のステップと、現在のシミュレーション時刻における処理終了時に前記第4の記憶手段の消費電力値を出力する第6のステップとを順に行なう構成としている。

【0010】

【作用】上記の構成により、請求項1に係る発明では、先ず、シミュレーション実行前に、回路中の素子毎にその素子を取り得る状態を定義し、その素子の状態によって消費される電力値を第1の記憶手段に予め格納する一方、一定のシミュレーション時間のシミュレーション処理開始時に第1のステップにより消費電力値の合計値を格納する第2の記憶手段を初期化する。そして、シミュ

レーション時刻を設定し、現在のシミュレーション時刻の回路中の素子の状態を判定し、第2のステップによりそのシミュレーション時刻において状態が変化した素子全てに対して第1の記憶手段に格納されているその素子の状態に対応した消費電力値を第2の記憶手段に加算する。そして、一定のシミュレーション時間におけるこの加算処理の終了時に第3のステップによりファイル等の記憶手段又は、画面等の表示手段に第2の記憶手段に格納されている一定のシミュレーション時間で消費された電力値を出力する。以上の処理により回路中の素子の状態変化時に消費される電力値が求められる。

【0011】ここで、電力値は第1の記憶手段に格納されている回路中の各素子毎の値を用いて、与えられたテストベクターで回路が動作する場合の状態が変化した素子に対して求められ、回路中の各部での動作周波数等が異なっても正確に計算される。この場合の素子の状態は素子の端子の状態及び素子の内部状態により定義できる。そして、素子の端子の状態及び素子の内部状態はトランジスタレベルシミュレーションかまたは回路中の素子がゲートである場合は従来の論理シミュレーションにより処理できるため、素子の状態が判定できる。そして、この消費電力見積り方法での各シミュレーション時刻における処理は加算等の単純な演算で実現されるため高速に処理される。

【0012】また、請求項2に係る発明では、まず、シミュレーション実行前に回路中の各素子毎にその素子取り得る状態を定義し、その素子がその状態の時に消費する電力値を第3の記憶手段に予め格納しておき、シミュレーション中は第4のステップにより各シミュレーション時刻の回路中の素子の状態を判定し、第5のステップにより前記第4のステップにおいて状態が変化した素子全てに対して第3の記憶手段に格納されているその素子の状態の変化前の状態に対応するその素子が消費している電力値を第4の記憶手段より減算し、その素子の状態の変化後の状態に対応する電力値を第4の記憶手段に加算する。そして、現在のシミュレーション時刻において状態が変化した素子全てに対しての処理終了時に第6のステップによりファイル等の記憶手段又は、画面等の表示手段に第4の記憶手段に格納されている現在のシミュレーション時刻で定常的に消費されている電力値を出力する。以上の処理を目的のシミュレーション時刻まで繰り返すことにより各時刻で回路中の素子の状態によって定常的に消費される電力値が求められる。この値をシミュレーション時刻に関して一定の時間幅で積分することにより消費電力が求められる。

【0013】ここで、電力値は第3の記憶手段に格納されている回路中の各素子毎の値を用いて、与えられたテストベクターで回路が動作する場合の状態が変化した素子に対して求められ、回路中の各部での動作周波数等が異なっても正確に計算される。この場合の素子の状態は

素子の端子の状態及び素子の内部状態により定義できる。そして、素子の端子の状態及び素子の内部状態はトランジスタレベルシミュレーションかまたは回路中の素子がゲートである場合は従来の論理シミュレーションにより処理できるため、素子の状態が判定できる。そして、この消費電力見積り方法での各シミュレーション時刻における処理は加算等の単純な演算で実現されるため高速に処理される。

【0014】

10 【実施例】以下、本発明の実施例を図面に基づいて詳細に説明する。尚、本実施例では、請求項1において求める回路中の素子の状態変化時に消費される電力値をAC消費電力、請求項2において素子がある状態の時に定常的に消費される電力値をDC消費電力と呼ぶ。

【0015】図1は本発明の消費電力見積り方法におけるシミュレーション時刻の処理フロー図であり、図2は本発明の消費電力見積り方法における記憶手段を示す図である。

20 【0016】図2において、201は素子毎にその素子の状態毎にその素子によって消費されるAC消費電力値を格納した第1の記憶手段であるAC消費電力値エリア、202は現在のシミュレーション時刻で消費されたAC消費電力値の合計値を格納する第2の記憶手段であるAC消費電力値レジスタを示した図である。そして、203は素子毎にその素子の状態毎にその素子によって消費されるDC消費電力値を格納した第3の記憶手段であるDC消費電力値エリア、204は現在のシミュレーション時刻で消費されているDC消費電力値の合計値を格納する第4の記憶手段であるDC消費電力値レジスタを示した図である。

30 【0017】一方、図1において、ST101はAC消費電力値レジスタ202を0に初期化するステップ（第1のステップ）、ST102は現在のシミュレーション時刻において回路中の素子の状態を判定するステップ（第4のステップ）、ST103は回路中の状態の変化が起こった素子を素子リストに登録するステップ、ST104は未処理素子が存在するか否かを判断するステップ、ST105は未処理素子を取り出すステップ、ST106はST105で取り出した未処理素子に対してAC消費電力値エリア201中の対応する素子及び対応する素子の状態のAC消費電力値をAC消費電力値レジスタ202に加算しAC消費電力値レジスタ202を更新するステップ（第2のステップ）、ST107はST105で取り出した未処理素子に対して状態変化前のDC消費電力値エリア203中の対応する素子及び対応する素子の状態のDC消費電力値をDC消費電力値レジスタ204より減算し、状態変化後のDC消費電力値エリア203中の対応する素子及び対応する素子の状態のDC消費電力値をDC消費電力値レジスタ204に加算しDC消費電力値レジスタ204を更新するステップ（第5

のステップ)、ST108はAC消費電力値レジスタ202の値をファイルに出力するステップ(第4のステップ)、ST109はDC消費電力値レジスタ204の値をファイルに出力するステップ(第6のステップ)である。

【0018】ここで、図1、図2で示した実施例での消費電力計算の算出処理動作を説明する。目的のシミュレーション時刻までのシミュレーションが開始されると、まず、回路中の全ての素子に対して、各節点の初期状態により、その素子の初期状態に対応したDC消費電力値エリア203中の電力値の合計値でDC消費電力値レジスタ204を初期化する。次に回路に対して与えられるテストベクターに対してイベントが発生する最小のシミュレーション時刻に現在のシミュレーション時刻が設定され、一シミュレーション時刻の処理が実行される。この一シミュレーション時刻の処理が開始されると、最初にステップST101によりAC消費電力値レジスタ202が0に初期化される。AC消費電力値レジスタ202は各シミュレーション時刻毎に消費される電力値を加算により更新するため、各シミュレーション時刻毎に初期化し、DC消費電力値レジスタ204は現在定常的に消費されている電力値を保持し差分により更新するため、シミュレーション処理開始時に一度のみ初期化するだけである。次に、現在のシミュレーション時刻において回路中の素子の状態が回路中の節点の状態及び素子の内部状態により判定され、状態が変化した素子に対してステップST104からステップST107までの処理が繰り返される。ここでステップST106でAC消費電力値レジスタ202の更新、ステップST107でDC消費電力値レジスタ202の更新を行なう。ステップST106のAC消費電力値レジスタ202の更新においては、素子の状態に対応する消費電力値をAC消費電力値エリア201中から読み出しその値をAC消費電力値レジスタ202に加算していく。これを状態が変化した素子全てに対して行なうことにより、その時刻で状態が変化した素子により消費される消費電力値がAC消費電力値レジスタ202に得られる。一方、ステップST107のDC消費電力値の更新においては、その素子の状態の変化前に対応する消費電力値をDC消費電力値レジスタ204より減じ、その素子の状態の変化後に対応する消費電力値をDC消費電力値レジスタ204に加える。これをその状態が変化した素子全てに対して行なうことにより、その時刻での素子の状態によって定常的に消費されている電力値がDC消費電力値レジスタ204に得られる。現在のシミュレーション時刻において状態が変化した素子全てに対して処理が終了すると、ステップST108、ステップST109により、各々AC消費電力値レジスタ202、DC消費電力値レジスタ204に格納されている電力値をファイルに出力する。これらの処理を目的のシミュレーション時刻まで繰り返すこ

とによりAC消費電力値、DC消費電力値を得ることができる。

【0019】尚、この実施例では、ステップST108、ST109において、ファイルに電力値を出力しているが、画面上やメモリ上に出力しての残す方法でもよい。

【0020】次に、簡単な回路例を用いて図1、図2で示した実施例の具体的な動作を説明する。図3は簡単な回路例、図4はその回路例のAC消費電力値エリアの一例を示す図であり、図5はDC消費電力値エリアの一例を示す図である。

【0021】図3において301はPチャネルMOSFET素子(M1)、302はNチャネルMOSFET素子(M2)、303、304、307は容量素子(C1、C2、C3)、305は2入力NANDゲート素子(NAND1)、306は抵抗素子(R1)、A、B、C、Dは回路の節点である。

【0022】また、図4において401は第1の記憶手段であるAC消費電力値エリアであり、411はPチャネルMOSFET素子301(M1)、412はNチャネルMOSFET素子302(M2)、413は容量素子303(C1)、414は容量素子304(C2)、415は容量素子307(C3)、416は2入力NANDゲート素子305(NAND1)、417は抵抗素子306(R1)の素子の取り得る状態毎にAC消費電力値を格納している。AC消費電力値エリア401では、容量素子303(C1)に対応するAC消費電力値エリア413において端子2は論理0の電源に接続されているために論理0に固定され端子1の状態が論理1に変化した時の消費電力値が8と定義されており、容量素子304(C2)に対応するAC消費電力値エリア414において端子1の状態が論理1に変化し且つ端子2の状態が論理0である時または端子1の状態が論理1で端子2の状態が論理0に変化した時または端子1の状態が論理1に変化し且つ端子2の状態が論理0に変化した時及び端子1の状態が論理0に変化し且つ端子2の状態が論理1である時または端子1の状態が論理0で端子2の状態が論理1に変化した時または端子1の状態が論理0に変化し且つ端子2の状態が論理1に変化した時の消費電力値が5と定義されており、容量素子307(C3)に対応するAC消費電力値エリア415において端子2が論理0の電源に接続されているために論理0に固定され端子1の状態が論理1に変化した時の消費電力値が12と定義されている。そして、2入力NANDゲート素子305(NAND1)に対応するAC消費電力値エリア416では、端子1及び端子2の状態に関係なく端子3の状態が論理1に変化した時の消費電力値が1で端子3の状態が論理0に変化した時の消費電力値が2と定義されている。

【0023】図5において501は第3の記憶手段であ

るDC消費電力値エリアであり、511はPチャネルMOSFET素子301(M1)、512はNチャネルMOSFET素子302(M2)、513は容量素子303(C1)、514は容量素子304(C2)、515は容量素子307(C3)、516は2入力NANDゲート素子305(NAND1)、517は抵抗素子306(R1)の各端子の取り得る状態毎にDC消費電力値を格納している。DC消費電力値エリア501では、抵抗素子306(R1)に対応するDC消費電力値エリア517において端子1の状態が論理1で且つ端子2の状態が論理0である時のみ20と定義されている。

【0024】図6にこの回路に適当なテストベクターを与えた時の各節点の状態と、消費電力計算結果を示す。シミュレーション開始時のシミュレーション時刻0では、まず各素子の初期状態に対応したDC消費電力値エリア401中の電力値の合計でDC消費電力レジスタ204が初期化される。ここでは素子R1の端子1の状態が論理1で端子2の状態が論理1より0となる。次に現在のシミュレーション時刻がシミュレーション時刻1に設定され、AC消費電力レジスタ202が0に初期化される。シミュレーション時刻1では節点A、C、Dが変化し、節点A、C、Dに接続されている素子M1、M2、C1、C2、NAND1、R1、C3の状態が変化する。これらの素子に対して消費電力の計算が行われ、素子M1、M2、R1ではAC消費電力値0が、素子C1では端子1の状態が論理1に変化し且つ端子2の状態が論理0であるのでAC消費電力値8が、素子C2では端子1の状態が論理1に変化し且つ端子2の状態が論理1であるのでAC消費電力値0が、C3では端子1の状態が論理0に変化し且つ端子2の状態が論理0であるため消費電力値0が、素子NAND1では端子3の状態が論理0に変化しているために消費電力値2がAC消費電力値レジスタ202に加算され、AC消費電力値が10と得られる。さらに、素子M1、M2、C1、C2、NAND1に対してDC消費電力レジスタ204から、これらの素子の状態変化前の状態に対応するDC消費電力値0が減じられ、変化後の状態のDC消費電力値0が加算され、そして、素子R1に対してDC消費電力値レジスタ204からR1の変化前の状態の端子1の状態が論理1で端子2の状態が論理1に対応するDC消費電力値0が減じられ、変化後の状態の端子1の状態が論理1で端子2の状態が論理0に対応するDC消費電力値20が加算された結果としてDC消費電力値は20となる。同様にシミュレーション時刻2では、AC消費電力値として18、DC消費電力値0、シミュレーション時刻3ではAC消費電力値0、DC消費電力値0、シミュレーション時刻4ではAC消費電力値5、DC消費電力値0が得られる。

【0025】尚、本実施例では各素子の端子の状態毎また状態の変化した端子毎に電力値を定義したが、フリッ

プロップやメモリ素子等に対して素子の端子及び内部状態毎また状態の変化した端子及び内部状態毎に電力値を定義して扱うことも容易に実現可能である。

#### 【0026】

【発明の効果】以上述べてきたように、請求項1に係る発明によれば、回路中の素子毎にその素子の状態によって消費される電力値を第1の記憶手段に予め記憶させておき、回路の素子の状態を判定し、状態が変化した素子全てに対して第1の記憶手段で定義される各素子の消費電力値を第2の記憶手段の加算して、最終的に第2の記憶手段中の値を出力するようにしたために、一定のシミュレーション時間中の消費電力値が得られる。また、請求項2に係る発明によれば回路中の素子毎にその素子の状態によりその素子によって定常的に消費される電力値を第3の記憶手段に予め格納させておき、回路の素子の状態を判定し、状態が変化した素子全てに対して第3の記憶手段で定義される消費電力値を用いて第4の記憶手段中の値を更新して、最終的に第4の記憶手段中の値を出力するようにしたために、現在のシミュレーション時刻で定常的に消費される電力値が得られる。この値をシミュレーション時刻に関して一定の時間幅で積分することにより消費電力が求められる。

【0027】従って、いずれの消費電力値についても与えられたテストベクターで回路が動作する場合の素子の状態変化によって回路中の素子により消費される電力値を求めることができるので、回路の各部での動作周波数等が異なっても、消費電力値を正確に計算することができる。また、これらの処理は加算、減算等の単純な演算で実現することができることから、高速に処理され、高精度で且つ高速な消費電力計算を行なえる消費電力見積り方法を実現し得るものである。

#### 【図面の簡単な説明】

【図1】本発明の消費電力見積り方法の一実施例におけるシミュレーション時刻の処理フロー図

【図2】本発明の消費電力見積り方法の記憶手段の一実施例を示す図

【図3】簡単な回路例を示す回路図

【図4】AC消費電力値エリアの一例を示す図

【図5】DC消費電力値エリアの一例を示す図

【図6】図3の回路に適当なテストベクターを与えた時の各節点の状態と消費電力計算結果を示す図

#### 【符号の説明】

- 101 第1のステップ
- 102 第4のステップ
- 106 第2のステップ
- 107 第5のステップ
- 108 第3のステップ
- 109 第6のステップ
- 201, 401 AC消費電力値エリア(第1の記憶手段)

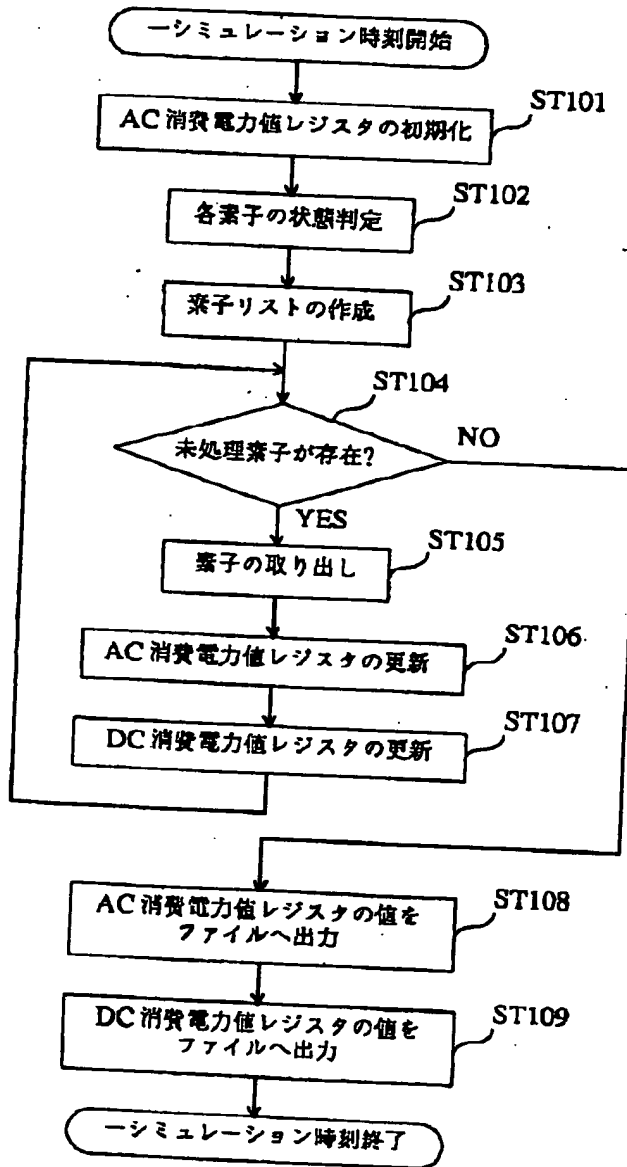
202 AC消費電力値レジスタ (第2の記憶手段)

\* 段)

203, 501 DC消費電力値エリア (第3の記憶手\*

204 DC消費電力値レジスタ (第4の記憶手段)

【図1】



【図2】

201

素子 1		素子 2		...
素子の状態	AC消費電力値	素子の状態	AC消費電力値	
状態 1		状態 1		
状態 2		状態 2		
⋮	⋮	⋮	⋮	

AC消費電力値レジスタ 202

203

素子 1		素子 2		...
素子の状態	DC消費電力値	素子の状態	DC消費電力値	
状態 1		状態 1		
状態 2		状態 2		
⋮	⋮	⋮	⋮	

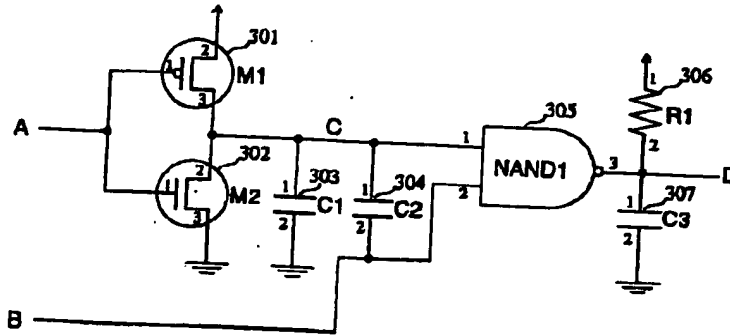
DC消費電力値レジスタ 204



(7)

特開平0-317616

【図3】



【図4】

M1				M2			
端子の状態			AC消費電力値	端子の状態			AC消費電力値
端子1	端子2	端子3		端子1	端子2	端子3	
1	1	1	0	1	1	0	0
1	1	0	0	1	0	0	0
0	1	1	0	0	1	0	0
0	1	0	0	0	0	0	0

C1			C2			C3		
端子の状態		AC消費電力値	端子の状態		AC消費電力値	端子の状態		AC消費電力値
端子1	端子2		端子1	端子2		端子1	端子2	
1	0	8	1	1	0	1	0	13
1	0	0	1	0	5	0	0	0
0	0	0	0	1	5	0	0	0
0	0	0	0	0	0	0	0	0

NAND1				R1			
端子の状態			AC消費電力値	端子の状態			AC消費電力値
端子1	端子2	端子3		端子1	端子2	端子3	
-	-	1	1	1	1	0	0
-	-	0	2	1	0	0	0

【図5】

M1				M2			
端子の状態			DC消費電力値	端子の状態			DC消費電力値
端子1	端子2	端子3		端子1	端子2	端子3	
1	1	1	0	1	1	0	0
1	1	0	0	1	0	0	0
0	1	1	0	0	1	0	0
0	1	0	0	0	0	0	0

C1			C2			C3		
端子の状態		DC消費電力値	端子の状態		DC消費電力値	端子の状態		DC消費電力値
端子1	端子2		端子1	端子2		端子1	端子2	
1	0	0	1	1	0	1	0	0
1	0	0	1	0	0	0	0	0
0	0	0	0	1	0	0	0	0
0	0	0	0	0	0	0	0	0

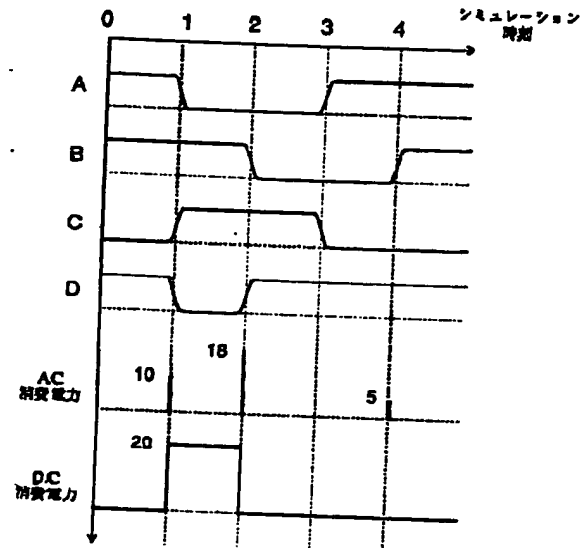
  

NAND1				R1			
端子の状態			DC消費電力値	端子の状態			DC消費電力値
端子1	端子2	端子3		端子1	端子2	端子3	
1	1	0	0	1	1	0	0
1	0	1	0	1	0	1	0
0	1	1	0	1	0	0	20
0	0	1	0	1	0	0	0

(8)

特開平6-317616

【図6】



フロントページの続き

(72)発明者 雑賀 俊二

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72)発明者 田中 康弘

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72)発明者 熊代 慎一

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**